

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 09153748  
PUBLICATION DATE : 10-06-97

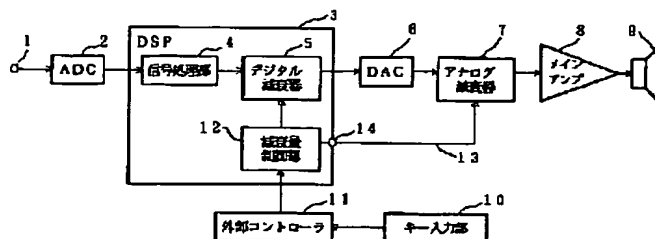
APPLICATION DATE : 30-11-95  
APPLICATION NUMBER : 07312759

APPLICANT : SHARP CORP;

INVENTOR : SHIROSAGO KATSUNORI;

INT.CL. : H03G 3/02 H03G 3/10 H03H 17/00

TITLE : SOUND VOLUME VARYING DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To reduce the number of wiring for controlling sound volume and to hardly mix noise.

SOLUTION: A sound volume varying device is provided with a digital attenuator 5 provided inside a digital signal processor 3 and an analog attenuator 7 provided outside. After the digital attenuator 5 attenuates an inputted audio signal for instructed attenuation quantity, the analog attenuator 7 further attenuates that signal for designated attenuation quantity and outputs it. Based on sound volume data instructed from an external controller 11, an attenuation quantity control part 12 inside the digital signal processor 3 performs the fine adjustment of volume by controlling the attenuation quantity of digital attenuator 5. Besides, based on these data, the attenuation quantity control part 12 performs the main adjustment of volume by controlling the attenuation quantity of analog attenuator 7. The number of control lines 13 for connecting the analog attenuator 7 with the attenuation quantity control part 12 is set corresponding to the number of attenuation quantity settable for the analog attenuator 7.

COPYRIGHT: (C)1997,JPO

**This Page Blank (uspto)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-153748

(43) 公開日 平成9年(1997)6月10日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G 3/02			H 0 3 G 3/02	A
3/10			3/10	D
H 0 3 H 17/00	6 1 1	9274-5 J	H 0 3 H 17/00	6 1 1 A

審査請求 未請求 請求項の数6 O L (全 17 頁)

(21) 出願番号 特願平7-312759

(22) 出願日 平成7年(1995)11月30日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 城迫 勝則

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

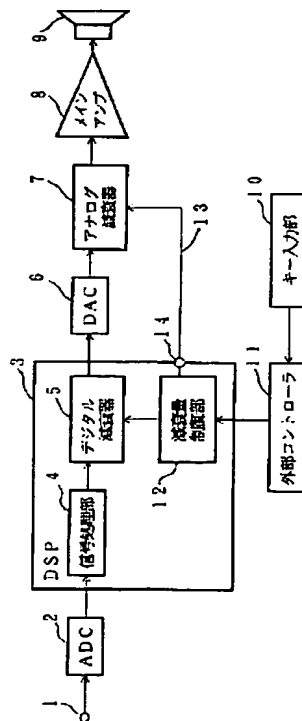
(74) 代理人 弁理士 原 謙三

## (54) 【発明の名称】 音量可変装置

## (57) 【要約】

【課題】 音量を制御する配線の数を削減すると共に、雑音が混入しにくい音量可変装置を提供する。

【解決手段】 音量可変装置は、デジタル信号処理装置3内部に設けられたデジタル減衰器5と、外部に設けられたアナログ減衰器7とを備えている。デジタル減衰器5が入力された音声信号を指示された減衰量で減衰した後、アナログ減衰器7は、指定された減衰量で、さらに減衰して出力する。上記デジタル信号処理装置3内部の減衰量制御部12は、外部コントローラ11から指示する音量ボリュームデータに基づき、デジタル減衰器5の減衰量を制御して音量を微調整する。また、減衰量制御部12は、上記データに基づき、アナログ減衰器7の減衰量を制御して音量を主調整する。アナログ減衰器7と減衰量制御部12とを接続する制御線13の本数は、アナログ減衰器7が設定可能な減衰量の数に応じて設定される。



## 【特許請求の範囲】

【請求項1】 デジタル信号として入力される音声信号を加工して出力するデジタル信号処理装置と、当該デジタル信号処理装置の出力するデジタル信号をアナログ信号に変換するデジタル・アナログ変換器とを有する音量可変装置であって、

音量を示す音量設定係数を上記デジタル信号処理装置へ指定する音量指定手段と、

上記デジタル・アナログ変換器が出力するアナログ信号を指定された減衰量で減衰するアナログ減衰器とを備えており、

上記デジタル信号処理装置は、出力するデジタル信号の出力レベルを調整するデジタル減衰器と、

上記音量指定手段が指定する音量設定係数に基づいて、上記デジタル減衰器およびアナログ減衰器の減衰量を制御する減衰量制御手段とを備えていることを特徴とする音量可変装置。

【請求項2】 上記減衰量制御手段は、上記アナログ減衰器の減衰量を制御して当該アナログ減衰器に音量を主調整させると共に、上記デジタル減衰器の減衰量を制御して当該デジタル減衰器に音量を微調整させることを特徴とする請求項1記載の音量可変装置。

【請求項3】 上記アナログ減衰器は、互いに異なる減衰特性を持ち、オン／オフが独立して制御可能な3つの減衰部を備えていると共に、

上記減衰量制御手段は、上記各減衰部のオン／オフを制御してアナログ減衰器の減衰量を調整することを特徴とする請求項2記載の音量可変装置。

【請求項4】 上記減衰量制御手段は、上記デジタル減衰器へ減衰量を指定するタイミングを上記アナログ減衰器へ減衰量を指定するタイミングより遅延させる第1遅延手段を備えていることを特徴とする請求項1、2、または3記載の音量可変装置。

【請求項5】 上記減衰量制御手段は、上記アナログ減衰器へ減衰量を指定するタイミングを上記デジタル減衰器へ減衰量を指定するタイミングより遅延させる第2遅延手段を備えていることを特徴とする請求項1、2、または3記載の音量可変装置。

【請求項6】 上記減衰量制御手段は、上記デジタル減衰器へ減衰量を指定するタイミングを指示に応じて遅延できる第1遅延手段と、

上記アナログ減衰器へ減衰量を指定するタイミングを指示に応じて遅延できる第2遅延手段と、

上記アナログ減衰器へ設定した減衰量を示すアナログ減衰量値を記憶する記憶手段と、

上記記憶手段が記憶したアナログ減衰量値と、新たに指定された上記音量設定係数に基づくアナログ減衰量値とを比較して、上記第1および第2遅延手段が遅延するか否かをそれぞれ制御するタイミング制御手段とを備えていることを特徴とする請求項1、2、または3記載の音

量可変装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、音声再生を行う音響機器や映像機器などに用いて好適な音量可変装置であって、特に、デジタル信号を加工するデジタル信号処理装置（DSP：Digital Signal Processor）を備えた音量可変装置に関するものである。

## 【0002】

【従来の技術】 音響機器や映像機器などにおいては、音量を制御するために音量可変装置が従来より広く使用されている。また、各周波数帯域での音量調整や音質などをより適切に制御するために、デジタル信号として入力される音声信号を様々に加工するDSPを備えた音量可変装置も普及している。さらに、将来のマルチメディアオーディオデバイスでは、デジタル信号を加工できることが強く求められており、上記音量可変装置の需要は、益々大きくなっている。

【0003】 ここで、従来より用いられているDSPを使用した音量可変装置の一例について、図12に基づき説明する。音源入力端子51から入力される音声信号は、ADC（Analog Digital Converter）52にてデジタル音声信号へ変換された後、DSP53へ入力される。DSP53は、上記デジタル音声信号を加工して出力し、このデジタル音声信号は、DAC（Digital Analog Converter）56にてアナログ音声信号に変換された後、電子ボリューム57へ送られる。

【0004】 電子ボリューム57は、アナログ音声信号を指定された減衰量で減衰させた後、メインアンプ58を介して、スピーカー59へ出力する。これにより、音量可変装置は、入力された音声信号を所望の音量でスピーカー再生できる。

【0005】 また、使用者が音量可変装置の音質や音量などを設定するために、キー入力部60および外部コントローラ61が設けられている。使用者がキー入力部60のキーを操作するなどして、音質や音量などを設定すると、外部コントローラ61は、キー入力部60の指示に基づいて、DSP53および電子ボリューム57へ指示を伝える。

## 【0006】

【発明が解決しようとする課題】 しかしながら、上記の音量可変装置では、外部コントローラ61は、DSP53および電子ボリューム57を制御している。したがって、外部コントローラ61とDSP53との間、および、外部コントローラ61と電子ボリューム57との間には、それぞれ別の制御線を設ける必要があり、配線が複雑になるという問題を生じている。加えて、アナログ信号を多段階に減衰させるために、電子ボリューム57という比較的高価な専用のLSI（Large Scale Integrated circuit）を使用する必要があり、音量可変装置

を安価に製造することが困難であるという問題もある。

【0007】上記課題を解決するために、図13に示すように、上記電子ボリューム57に代えて、DSP53内部にデジタル減衰器55を設ける構成も考案されている。DSP53へ入力されたデジタル音声信号は、DSP53の信号処理部54にて加工された後、デジタル減衰器55によって所望の減衰量で減衰される。上記デジタル減衰器55が音量を調整した後、DAC56を介し、メインアンプ58が所定のゲインで増幅するので、上記音量可変装置は、上記電子ボリューム57を使用せずに音量を任意に調整できる。

【0008】ところが、この場合、DAC56で生じた雑音が、そのままメインアンプ58にて増幅されるため、耳につきやすいという問題が新たに生ずる。すなわち、DAC56において、音量に関係なく、所定の信号対雑音比(S/N比)で発生する雑音は、メインアンプ58によりそのまま増幅される。したがって、ボリュームを絞った状態でも、一定量の雑音がスピーカー59から出力され、耳に付く虞れがある。

【0009】例えば、DAC56のS/N比を-96dB、メインアンプ58のゲインを80dBとすると、スピーカー59には、-16dB(150mV)程度の雑音が音量に関係なく出力される。通常、スピーカー59から2mの位置で聞いている場合、静かな場所では、10mV以上の雑音が耳に付くため、上記音量可変装置で生ずる150mV程度の雑音は、実用上許容できない。

【0010】したがって、上記構成の音量可変装置は、メインアンプ58のゲインが大きくない場合、あるいは、周囲環境があまり静かでない場所では、使用可能であるが、一般には殆ど使用されていない。

【0011】本発明は、上記の問題点を鑑みてなされたものであり、その目的は、音量を制御する配線の数削減すると共に、雑音が混入しにくい音量可変装置を提供することにある。

【0012】

【課題を解決するための手段】請求項1の発明に係る音量可変装置は、上記課題を解決するために、デジタル信号として入力される音声信号を加工して出力するデジタル信号処理装置と、当該デジタル信号処理装置の出力するデジタル信号をアナログ信号に変換するデジタルーアナログ変換器とを有する音量可変装置であって、以下の手段を講じたことを特徴としている。

【0013】すなわち、音量を示す音量設定係数を上記デジタル信号処理装置へ指定する音量指定手段と、上記デジタルーアナログ変換器が出力するアナログ信号を指定された減衰量で減衰するアナログ減衰器とを備えている。

【0014】また、上記デジタル信号処理装置は、出力するデジタル信号の出力レベルを調整するデジタル減衰器と、上記音量指定手段が指定する音量設定係数に基づ

いて、上記デジタル減衰器およびアナログ減衰器の減衰量を制御する減衰量制御手段とを備えている。

【0015】上記構成において、音量指定手段は、音量を示す音量設定係数をデジタル信号処理装置へ指定する。デジタル信号処理装置の減衰量制御手段は、これに基づいて、デジタル減衰器の減衰量を設定すると共に、アナログ減衰器へ減衰量を指示する。

【0016】上記デジタル減衰器は、設定された減衰量で、入力したデジタル信号を減衰させる。このデジタル減衰器の出力は、デジタルーアナログ変換器によって、アナログ信号に変換される。次に、アナログ減衰器は、指定された減衰量で、上記アナログ信号をさらに減衰させる。なお、アナログ減衰器の出力は、例えば、アンプやスピーカーなどへ伝えられる。

【0017】以上の構成によって、従来のように、アナログの電子ボリュームのみを用いて減衰量を制御する場合に比べて、アナログ減衰器が設定可能な減衰量の数を削減できる。したがって、アナログ減衰器を制御する制御線の本数を削減でき、配線の複雑さや煩わしさを低減できる。加えて、アナログ減衰器が設定可能な減衰量の数を削減できるので、アナログ減衰器の構成自体を簡略にできる。

【0018】また、デジタルーアナログ変換器の後段にはアナログ減衰器が設けられており、アナログ減衰器は、デジタルーアナログ変換器において、音量に関係なく発生する雑音を減衰できる。この結果、従来のデジタル減衰器のみを備えた音量可変装置に比べて、無信号時の雑音を低減できる。

【0019】また、請求項2の発明に係る音量可変装置は、上記課題を解決するために、請求項1の発明の構成において、上記減衰量制御手段は、上記アナログ減衰器の減衰量を制御して当該アナログ減衰器に音量を主調整させると共に、上記デジタル減衰器の減衰量を制御して当該デジタル減衰器に音量を微調整させることを特徴としている。

【0020】これにより、アナログ減衰器が設定可能な広い範囲において、デジタル減衰器が設定可能な細かい減衰量で音量可変装置の音量を調整できる。また、デジタル減衰器の最大減衰量を小さく設定できるので、デジタル減衰器で生ずる情報量の減少を抑制できる。さらに、アナログ減衰器の減衰量を最大減衰量を大きく設定しているので、無信号時の雑音をさらに低減できる。

【0021】さらに、請求項3の発明に係る音量可変装置は、上記課題を解決するために、請求項2の発明の構成において、上記アナログ減衰器は、互いに異なる減衰特性を持ち、オン/オフが独立して制御可能な3つの減衰部を備えていると共に、上記減衰量制御手段は、上記各減衰部のオン/オフを制御してアナログ減衰器の減衰量を調整することを特徴としている。

【0022】それゆえ、音量可変装置出力のS/N比を

充分に確保すると共に、制御線の数削減できる。加えて、アナログ減衰器は、8段階の減衰量で制御できればよいので、従来の電子ボリュームに代えて、例えば、抵抗とトランジスタなどによりアナログ減衰器を構成できる。この結果、アナログ減衰器の構成を、さらに簡略にできる。

【0023】請求項4の発明に係る音量可変装置は、上記課題を解決するために、請求項1、2、または3の発明の構成において、上記減衰量制御手段は、上記デジタル減衰器へ減衰量を指定するタイミングを上記アナログ減衰器へ減衰量を指定するタイミングより遅延させる第1遅延手段を備えていることを特徴としている。

【0024】上記構成において、音量可変装置の音量が設定された場合、減衰量制御手段は、アナログ減衰器へは、減衰量を即座に指定すると共に、デジタル減衰器へは、所定の遅延時間が経過してから減衰量を指定する。

【0025】それゆえ、例えば、アナログ減衰器の時間遅れなどにより、アナログ減衰器の減衰量を指示してから音量が変化するまでの時間が、デジタル減衰器に比べて長い場合に、両減衰器は、音量可変装置の出力において、音量を同時に変更できる。この結果、両減衰器による音量変化の間に生じた時間的ズレに起因する急激な音量変化を抑制でき、ノイズを軽減できる。

【0026】請求項5の発明に係る音量可変装置は、上記課題を解決するために、請求項1、2、または3の発明の構成において、上記減衰量制御手段は、上記アナログ減衰器へ減衰量を指定するタイミングを上記デジタル減衰器へ減衰量を指定するタイミングより遅延させる第2遅延手段を備えていることを特徴としている。

【0027】上記構成において、音量可変装置の音量が設定された場合、減衰量制御手段は、デジタル減衰器へは、減衰量を即座に指定すると共に、アナログ減衰器へは、所定の遅延時間が経過してから減衰量を指定する。

【0028】それゆえ、例えば、デジタル-アナログ変換器の変換時に生ずる時間遅れなどにより、デジタル減衰器の減衰量を指示してから音量が変化するまでの時間が、アナログ減衰器に比べて長い場合、両減衰器は、音量可変装置の出力において、音量を同時に変更できる。この結果、両減衰器による音量変化のズレに起因する急激な音量変化を抑制でき、ノイズを軽減できる。

【0029】請求項6の発明に係る音量可変装置は、上記課題を解決するために、請求項1、2、または3の発明の構成において、上記減衰量制御手段は、上記デジタル減衰器へ減衰量を指定するタイミングを指示に応じて遅延できる第1遅延手段と、上記アナログ減衰器へ減衰量を指定するタイミングを指示に応じて遅延できる第2遅延手段と、上記アナログ減衰器へ設定した減衰量を示すアナログ減衰量値を記憶する記憶手段と、上記記憶手段が記憶したアナログ減衰量値と、新たに指定された上記音量設定係数に基づくアナログ減衰量値とを比較し

て、上記第1および第2遅延手段が遅延するか否かをそれぞれ制御するタイミング制御手段とを備えていることを特徴としている。

【0030】上記構成によると、上記音量指定手段から新たに音量設定係数が指定されると、タイミング制御手段は、この音量設定係数によるアナログ減衰量値と記憶手段が記憶したアナログ減衰量値とに従って、新たに指定されたアナログ減衰器の減衰量と前回の減衰量とを比較する。さらに、タイミング制御手段は、比較結果に基づいて、アナログ減衰器へ減衰量を指定するタイミングとデジタル減衰器へ減衰量を指定するタイミングとの何れを遅延させるかを決定する。デジタル減衰器を遅延させると判定した場合、タイミング制御手段は、第1遅延手段を制御して、デジタル減衰器へ減衰量を指定するタイミングを遅延させる。一方、アナログ減衰器を遅延させると判定した場合、タイミング制御手段は、第2遅延手段を制御して、アナログ減衰器へ減衰量を指定するタイミングを遅延させる。さらに、記憶手段は、アナログ減衰器へ新たに設定する減衰量を示すアナログ減衰量値を記憶し、次に音量設定係数が指定されるまで保持する。

【0031】これにより、アナログ減衰器の減衰量の変化に応じて、デジタル減衰器へ減衰量を指定するタイミング、あるいは、アナログ減衰器へ減衰量を指定するタイミングを遅延させることができる。したがって、例えば、アナログ減衰器のオン時間およびオフ時間と、デジタル-アナログ変換器の遅延時間との組み合わせなどによって、アナログ減衰器による音量変化とデジタル減衰器による音量変化とのいずれが遅いかが、アナログ減衰器の減衰量の増減に応じて変わる場合に、両減衰器は、音量可変装置の出力において、音量を同時に変更できる。この結果、両減衰器による音量変化の間に生じた時間的ズレに起因する急激な音量変化を抑制でき、ノイズを軽減できる。

【0032】

【発明の実施の形態】本発明の一実施形態について図1ないし図11に基づいて説明すると以下の通りである。すなわち、本実施形態に係る音量可変装置は、例えば、音声再生を行う音響機器や映像機器などの音量を変更するために用いられている。

【0033】図1に示すように、上記音量可変装置は、音源入力端子1から入力されるオーディオ信号を、デジタル音声信号へ変換するアナログ-デジタル変換器（以下では、ADCと略称する）2と、このデジタル音声信号を加工するデジタル信号処理装置（以下では、DSPと略称する）3とを備えている。

【0034】上記DSP3には、所望の音質などを得るために、上記デジタル音声信号を予め指定された方法で加工する信号処理部4と、指定された減衰量でデジタル音声信号を減衰させて音量を微調整するデジタル減衰器

5とが設けられており、デジタル音声信号を加工した後、予め設定される減衰量で減衰させて出力できる。

【0035】さらに、上記音量可変装置は、DSP3の出力をアナログ音声信号に変換するデジタル-アナログ変換器（以下では、DACと略称する）6と、このアナログ音声信号を指定された減衰量で減衰させて、音量を主調整するアナログ減衰器7とを備えている。メインアンプ8は、上記アナログ減衰器7の出力を一定のゲインで増幅し、スピーカ9へ送出する。これにより、音源入力端子1より入力されるオーディオ信号は、所望の音量でスピーカ再生される。

【0036】また、音量可変装置は、音質や音量などを設定するために、キー入力部10および外部コントローラ（音量指定手段）11を備えている。キー入力部10には、音量を増減させるキーなどが設けられており、このキーを操作するなどして、使用者が音量の増減を指示すると、外部コントローラ11は、音量を示す音量ボリュームデータを指示に基づいて作成し、DSP3へ設定する。

【0037】さらに、DSP3には、上記音量ボリュームデータに基づいて、デジタル減衰器5およびアナログ減衰器7の減衰量をそれぞれ算出して設定する減衰量制御部（減衰量制御手段）12が設けられている。また、DSP3とアナログ減衰器7との間には、制御線13…が設けられており、この減衰量制御部12は、DSP3の出力ポート14…にそれぞれ接続された制御線13…を介して、アナログ減衰器7の減衰量を制御できる。これにより、外部コントローラ11は、DSP3へ音量ボリュームデータを指示するだけで、両減衰器5・7の減衰量をそれぞれ設定できる。なお、外部コントローラ11とアナログ減衰器7との間には、制御線が設けられていない。

【0038】なお、本実施形態に係る音量可変装置は、ステレオのオーディオ信号の音量を制御するため、デジタル減衰器5やDAC6、アナログ減衰器7などの回路は、左右の各オーディオ信号に対応して2系統設けられている。したがって、DSP3に一端が接続された各制御線13は、途中で分岐し、各系統のアナログ減衰器7へつながれている。また、キー入力部10には、音質を設定するキーなども設けられており、これらのキーにより音質などが設定された場合、外部コントローラ11は、DSP3へ使用者の指示を伝えることができる。

【0039】ここで、上記音量可変装置において、デジタル減衰器5とアナログ減衰器7との間で指定された減衰量を適切に分担する際の条件について簡単に説明する。

【0040】まず、DAC6では、入力されるデジタル音声信号の音量に関係なく、所定の信号対雑音比（S/N比）で雑音が発生する。したがって、DAC6にて生じた雑音の影響を抑えるために、ボリュームを絞った状

態、すなわち、音量可変装置の減衰量が大きい状態において、DAC6の後段のアナログ減衰器7では、減衰量を大きく設定することが望まれる。この結果、本実施形態に係るアナログ減衰器7では、音量可変装置の減衰量を大きく制御し、音量を主調整している。

【0041】一方、デジタル減衰器5では、デジタル音声信号を減衰させる。デジタル値で表現した音声信号は、そのビット数（量子数）が限られているため、大きく減衰させると、情報量が減少して音質などを劣化させる虞れがある。したがって、本実施形態に係るデジタル減衰器5は、減衰量を細かく制御し、音量を微調整している。

【0042】さらに、デジタル減衰器5の減衰量は、最大に減衰させた場合でも80dBのデジタル信号を消さない程度に設定されることが望ましい。本実施形態に係る音量可変装置では、デジタル音声信号が16ビットのデジタル値で表現されているので、そのダイナミックレンジは、約96dBである。したがって、デジタル減衰器5の最大減衰量は、16dB以下に設定されることが望まれる。

【0043】また、アナログ減衰器7自体の構成を簡略にすると共に、アナログ減衰器7への制御線13…を容易に配線できるように、制御線13の数は、少なく設定する方がよい。さらに、アナログ減衰器7には、少ない制御線13で多くの段階的減衰量を得られるように構成されることが求められる。

【0044】上記の各条件を考慮して、本実施形態に係るアナログ減衰器7は、図2に示すように、制御線13…に接続された3系統の減衰部71aないし71c（総称するときは参照符号71で示す）を備えており、各減衰部71aないし71cに対応する制御線13aないし13cへ印加する信号の組み合わせによって、8段階の減衰量で減衰できる。

【0045】上記減衰部71aないし71cは、図1に示すDAC6側から見て、この順番に直列接続されており、各減衰部71のオン／オフを個別に制御することで8段階に減衰量を制御している。本実施形態では、ダイナミックレンジが96dBであるため、1段階毎の増加量を一定とすると、1段階の増加量は12dBとなる。したがって、上記減衰部71a・71b・71cの減衰量は、それぞれ、-12dB、-24dB、-48dBに設定される。これにより、アナログ減衰器7は、その減衰量を0dBから-84dBの範囲で、-12dBステップ毎に調整できる。

【0046】上記各減衰部71は、具体的には、入力と出力との間に介在する抵抗R1と、一端が抵抗R1と出力との接続点につながれ、他端がNPN型の制御トランジスタT1を介して接地された抵抗R2とを備えている。各減衰部71の制御トランジスタT1は、それぞれ制御線13がベースに接続されており、制御線13に印

加される信号によって制御トランジスタT1のオン／オフを制御できる。制御トランジスタT1のベースへハイ信号を印加すると、当該制御トランジスタT1がオンし、減衰部71は、所望の減衰量で入力信号を減衰させる。したがって、制御線13にハイ信号を印加するか否かによって、減衰部71のオン／オフを制御できる。

【0047】また、上記抵抗R1・R2の抵抗値は、要求される減衰量に応じて設定される。すなわち、減衰部71aにおける抵抗値R1a・R2aは、-12dBの減衰量を得ることができるように設定され、減衰部71bでの抵抗値R1b・R2bは、-24dBの減衰量が、減衰部71cでの抵抗値R1c・R2cは、-48dBの減衰量が、それぞれ得られるように設定されている。さらに、各減衰部71がオン状態にある場合に、相互に影響しないように、各減衰部71の抵抗R1の抵抗値は、前段の減衰部71の抵抗R2の抵抗値より極めて大きい値に設定されており、 $R2a \ll R1b$ 、 $R2b \ll R1c$ に、それぞれ設定される。

【0048】上記各減衰部71に接続された制御線13は、図1に示すDSP3に設けられた出力ポート14へ、それぞれ接続されており、各制御線13には、DSP3内部に設けられた減衰量制御部12の指示に応じ、ハイあるいはローレベルの電圧が印加される。なお、以下では、制御線13aを接続した出力ポート14を出力ポート14aと称し、制御線13bおよび13cに対応する出力ポート14を、出力ポート14bおよび14cと称する。

【0049】ここで、上記減衰量制御部12の構成について説明する前に、図1に示す外部コントローラ11から減衰量制御部12へ通知される音量ボリュームデータと、デジタル減衰器5およびアナログ減衰器7へ設定される減衰量との関係について説明する。

【0050】本実施形態に係る音量可変装置では、デジタル音声信号が16ビットのデジタル値で表現されている。したがって、上記音量ボリュームデータは、減衰量[倍]を2の補数で示した16ビットのデジタル値で表現されており、例えば、音量可変装置の減衰量が0dBの場合、音量ボリュームデータは、7FFF(16進数)に設定され、音量可変装置の減衰量が最大の場合( $-\infty$ dBの場合)、音量ボリュームデータは、0000(16進数)に設定される。

【0051】上記音量可変装置の減衰量は、常に負の値で表現されるため、音量ボリュームデータの最上位ビットであるb15は、常に0であり、次に上位のb14か

ら最下位のb0までの15ビットによって減衰量を表現している。また、アナログ減衰器7は、音量可変装置の減衰量を8段階で主調整しており、各段階毎に、デジタル減衰器5が微調整している。したがって、音量ボリュームデータにおいて、b14からb12までがアナログ減衰器7の減衰量を示すアナログ減衰量値に対応し、b11からb0までがデジタル減衰器5の減衰量を示すデジタル減衰量値に対応している。

【0052】上記アナログ減衰器7の減衰量と、音量ボリュームデータおよび各出力ポート14の出力との関係を表1に示す。

【0053】

【表1】

減衰量	音量ボリュームデータ	出力ビット
0dB	111...	000
-12dB	110...	001
-24dB	101...	010
-36dB	100...	011
-48dB	011...	100
-60dB	010...	101
-72dB	001...	110
-84dB	000...	111

【0054】表中で、出力ビットは、上記出力ポート14...の出力を示しており、右から順に出力ポート14a・14b・14cにそれぞれ対応している。なお、各出力ポート14は、出力ビットが1の場合、ハイ信号を印加し、0の場合、ローレベルの信号を出力する。また、表中では、音量ボリュームデータとして、アナログ減衰器7の減衰量に対応するビットb14からビットb12までを2進数で示している。

【0055】一方、音量可変装置のデジタル音声信号が16ビットで表現されているため、デジタル減衰器5は、16ビットのデジタル値で減衰量を2の補数表現したデジタル減衰量値に基づいて、入力信号を減衰させる。

【0056】ここで、上記デジタル減衰器5の減衰量と、音量ボリュームデータおよびデジタル減衰量値との関係を表2に示す。

【0057】

【表2】



減衰量	音量ボリュームデータ	デジタル減衰量値
0 dB	0 F F F	7 F F 8
-2 dB	0 C B 5	6 5 A 8
-4 dB	0 A 1 8	5 0 C 0
-6 dB	0 8 0 4	4 0 2 0
-8 dB	0 6 5 E	3 2 F 0
-10 dB	0 5 0 F	2 8 7 8
-12 dB	0 4 0 4	2 0 2 0

【0058】なお、表中では、音量ボリュームデータとして、デジタル減衰器5の減衰量と関係のあるb11からb0までのデータのみを16進数表示している。また、表2では、音量可変装置の減衰量、すなわちデジタル減衰器5の減衰量を、例えば、2 dB毎に設定する場合を示している。

【0059】図1に示す外部コントローラ11は、表1および表2に記載の音量ボリュームデータを組み合わせた16ビットデータを、音量ボリュームデータとして減衰量制御部12へ指定する。これにより、上記減衰量制御部12は、シフト演算などの簡単な演算で、デジタル減衰器5に対応した音量ボリュームデータと、アナログ減衰器7に対応した音量ボリュームデータとを分離できる。ただし、本実施形態に係る音量可変装置では、アナログ減衰器7を用いて、-12 dB毎に減衰させるので、表2中の-12 dBについては、音量可変装置の最大減衰時以外は、使用しない。

【0060】図3に示すように、減衰量制御部12は、上記外部コントローラ11から音量ボリュームデータなどのデータを受け取るために、受け取ったデータを一時保管する外部バッファ21と、音量ボリュームデータが書き込まれたとき、上記外部バッファ21から当該データを受け取って記憶するボリューム用RAM22とを備えている。なお、本実施形態に係るボリューム用RAM22は、DSP3が用いる各種の係数を記憶する係数RAM群の1領域として実現されている。

【0061】また、減衰量制御部12には、上記ボリューム用RAM22が記憶する音量ボリュームデータからデジタル減衰量値を算出する第1シフトレジスタ23が設けられていると共に、上記音量ボリュームデータからアナログ減衰量値を算出する第2シフトレジスタ24と、これに基づいて、各出力ポート14が出力する制御信号を生成するビット反転部25と、出力ポート14へのデータを保持する出力ポートレジスタ26とが設けられている。各出力ポート14は、出力ポートレジスタ26の対応するビットに記憶されたデータに基づいて、ハイ信号あるいはローレベルの信号を出力できる。

【0062】図4に示すように、上記第1シフトレジスタ23は、上記音量ボリュームデータを3ビット算術左

シフトして、デジタル減衰量値を算出している。これにより、音量ボリュームデータのb0からb11までのデータが、第1シフトレジスタ23のb3からb14までのビットとして出力され、上記デジタル減衰器5へ設定される。なお、第1シフトレジスタ23が算術左シフトしているので、出力データのb0ないしb2には、常に0が設定される。また、上記音量ボリュームデータのb15が常に0なので、出力データのb15も常に0である。

【0063】一方、上記第2シフトレジスタ24は、上記音量ボリュームデータを12ビット右算術シフトして、アナログ減衰量値を算出する。この結果、音量ボリュームデータのb12からb14までのデータが、第2シフトレジスタ24のb0からb2までのビットとして出力される。さらに、ビット反転部25は、各ビットを反転して出力ポートレジスタ26へ出力する。この結果、各ビットに1が設定されていれば、対応するビットに0を出力し、0であれば、1を出力する。なお、上記音量ボリュームデータのb15は常に0であり、第2シフトレジスタ24が算術右シフトしているので、出力データのb3ないしb15は、常に0が設定される。

【0064】さらに、上記出力ポートレジスタ26は、出力ポート14の数に応じたビット幅の2進数を記憶し、各出力ポート14は、出力ポートレジスタ26の対応するビットに応じた電圧レベルの信号を出力する。本実施形態に係る出力ポートレジスタ26では、例えば、b0が出力ポート14aに対応し、b1およびb2が出力ポート14bおよび14cに、それぞれ対応している。

【0065】続いて、上記構成において、音量指定時の減衰量制御部12各部の動作を説明すると以下の通りである。

【0066】例えば、図1に示すキー入力部10の音量ボタンを操作するなどして、新たな音量が指定されると、外部コントローラ11は、これに基づいて、表1および表2を組み合わせた16ビットデータを生成し、音量ボリュームデータとして減衰量制御部12へ通知する。この音量ボリュームデータは、図3に示すように、外部バッファ21を介してボリューム用RAM22に記

憶される。

【0067】例えば、使用者が0 dBの減衰量を指示した場合、上記ボリューム用RAM 22には、7FFF (16進数)のデータが記憶される。この場合、第1シフトレジスタ23は、図4に示すように、3ビットの算術左シフトを実行し、7FF8 (16進数)のデジタル減衰量値を出力する。図1に示すデジタル減衰器5は、このデジタル減衰量値に基づいて、入力したデジタル音声信号を約0.002 dB、すなわち、略0 dB減衰させる。一方、第2シフトレジスタ24は、算術右シフトにより、上記音量ボリュームデータを12ビットシフトして、111 (2進数)のデータを出力する。さらに、ビット反転部25は、各ビットを反転し、出力ポートレジスタ26の各ビットb0ないしb2に0を設定する。これにより、出力ポート14aないし14cには、それぞれロー信号が印加され、図2に示すアナログ減衰器7に設けられた各減衰部71のトランジスタT1は、オフ状態となる。したがって、アナログ減衰器7の減衰量は0 dBに設定される。この結果、音量可変装置の減衰量は、0 dBになる。

【0068】また、使用者が-24 dBの減衰量を指示した場合、図1に示す外部コントローラ11は、音量ボリュームデータとして5FFF (16進数)を指定する。したがって、上記の7FFF (16進数)の場合と同様にして、上記デジタル減衰器5は、略0 dB減衰させる。また、図4に示すように、第2シフトレジスタ24は、b0=1、b1=0、かつ、b2=1のデータを出力し、出力ポート14aおよび14cは、ロー信号、出力ポート14bは、ハイ信号を出力する。したがって、図3に示す減衰部71bのトランジスタT1bのみがオンし、アナログ減衰器7の減衰量は-24 dBとなる。この結果、音量可変装置は、-12 dBの減衰量で減衰させる。

【0069】続いて、使用者が-22 dBの減衰量を指示すると、上記外部コントローラ11は、音量ボリュームデータとして、650F (16進数)を指示する。したがって、第1シフトレジスタ23は、2878 (16進数)のデジタル減衰量値を出力するので、デジタル減衰器5は、-10 dBの減衰量で減衰させる。また、出力ポート14aおよび14bは、ロー信号、出力ポート14cは、ハイ信号を出力する。これにより、図3に示す減衰部71bのトランジスタT1bは、オン状態からオフ状態に移行し、減衰部71cのトランジスタT1cは、オフ状態からオン状態に移行する。この結果、アナログ減衰器7の減衰量は、-12 dBとなり、音量可変装置は、所望の減衰量、-22 dBで減衰する。

【0070】同様にして、使用者が最大減衰量を指示すると、図1に示す外部コントローラ11の指示により、減衰量制御部12は、デジタル減衰器5の減衰量を-12 dBに設定し、アナログ減衰器7の減衰量を-84 d

Bに設定する。この結果、音量可変装置の減衰量は、-96 dBとなる。

【0071】このように、上記外部コントローラ11の指示により、減衰量制御部12が両減衰器5・7の減衰量を制御することにより、本実施形態に係る音量可変装置は、-0 dBから-96 dBまで連続して任意の減衰量を得ることができる。

【0072】また、上記音量可変装置の最大減衰時において、例えば、DAC 6のS/N比を-96 dB、かつ、メインアンプ8のゲインを80 dBとすると、スピーカー9から出力する雑音は、-100 dBとなる。静かな場所において、スピーカー9から2 m離れた場所で聞いているとき、雑音が10 mV (約40 dB)以下でないと耳に付くことを考えると、-100 dBの雑音は、全く気にならないレベルと判断できる。

【0073】以上のように、本実施形態に係る音量可変装置は、図1に示すように、DSP 3内部に設けられ、音量を微調整するデジタル減衰器5と、デジタル減衰器5の出力をアナログ値に変換するDAC 6と、アナログに変換された音声信号を減衰させ、音量を主調整するアナログ減衰器7とを備えている。また、DSP 3には、外部コントローラ11から指示される音量ボリュームデータに基づいて、両減衰器5・7の減衰量をそれぞれ制御する減衰量制御部12が設けられている。この減衰量制御部12は、制御線13…を介して、アナログ減衰器7の減衰量を制御できる。

【0074】これにより、DSP 3の減衰量制御部12へ音量ボリュームデータを設定するだけで、音量可変装置の音量を多段階に設定できる。また、DAC 6において、デジタル音声信号の音量レベルに関係なく所定のS/N比で発生する雑音を、アナログ減衰器7で減衰できる。この結果、無信号時の雑音を全く気にならないレベルまで低減でき、高品質に音量を制御できる。

【0075】さらに、従来のように、アナログの電子ボリュームのみを用いて減衰量を制御する場合に比べて、アナログ減衰器7が設定可能な減衰量の数を削減できる。したがって、設定可能な減衰量の数に応じて設定される制御線13の本数を削減できる。この結果、配線の複雑さや煩わしさを低減でき、製造時のコストを削減できる。

【0076】加えて、アナログ減衰器7において、設定可能な減衰量の数を削減できるので、従来の電子ボリュームに代えて、例えば、図3に示すように、構成が簡単で安価に製造できる減衰部71を使用できる。この結果、アナログ減衰器7の部品点数をさらに削減でき、より安価に音量可変装置を製造できる。

【0077】なお、デジタル減衰器5および減衰量制御部12は、DSP 3の演算によって容易に実現できるので、マルチメディアオーディオデバイスとして好適な、DSP 3を備える音量可変装置において、デジタル減衰

器5および減衰量制御部12を加えても部品点数は増加しない。

【0078】上記の説明では、図2に示すように、アナログ減衰器7が3つの減衰部71を備えている場合について説明したが、減衰部71の数は、これに限るものではない。例えば、アナログ減衰器7は、4系統の減衰部71を備えていてもよい。

【0079】この場合は、アナログ減衰器7は、16段階に減衰量をすることができ、したがって、減衰量をより細かく調整できると共に、最大減衰量をより大きく設定できる。また、アナログ減衰器7の1段階毎の増加量がより小さくなるので、図1に示すデジタル減衰器5の最大減衰量をより小さく設定でき、デジタル演算により減衰する場合に生ずる情報量の欠落を抑制できる。この結果、S/N比をさらに向上できる。

【0080】例えば、音量可変装置のダイナミックレンジを96dBとした場合、アナログ減衰器7において、1段階毎の減衰量の増加量は-6dBとなり、最大減衰量は-90dBとなる。また、上記デジタル減衰器5の最大減衰量は、-6dBに設定できる。したがって、アナログ減衰器7の最大減衰量が-84dB、デジタル減衰器5の最大減衰量が-12dBに設定された3系統の減衰部71を持つ音量可変装置に比べて、S/N比などの性能は向上する。

【0081】ただし、減衰部71の数を多くすると、制御線13の数やアナログ減衰器7の部品点数が増加するなどの問題を生ずる。加えて、各減衰部71の抵抗R1・R2の抵抗値を設定する際、前段の抵抗R2に比べて、本段の抵抗R1を十分大きく設定することが困難になる。したがって、相互干渉を防止するために、各減衰部71間にバッファアンプなどが必要となり、アナログ減衰器7の部品点数は、さらに増加する。

【0082】一方、減衰部71の数を少なくすると、制御線13の数やアナログ減衰器7の部品点数は削減できるが、アナログ減衰器7の1段階毎の増加量が大きくなり、S/N比が低下する。

【0083】ところが、本実施形態に係るアナログ減衰器7は、図2に示すように、直列に接続された3つの減衰部71…を備えており、各減衰部71のオン/オフによって減衰量を制御できる。したがって、アナログ減衰器7の構成を簡略にできると共に、出力のS/N比を充分とることができる。この結果、部品点数の削減と高品質との双方を満足させる音量可変装置を実現できる。

【0084】ところで、上記各構成では、図1に示す減衰量制御部12は、音量可変装置の減衰量を調整する際、デジタル減衰器5の減衰量およびアナログ減衰器7の減衰量を略同時に設定する。ところが、デジタル減衰器5の減衰量が設定されてから音量が変化するまでの時間と、アナログ減衰器7の減衰量が設定されてから音量が変化する時間とが異なる場合、音量を切り替えた瞬間

に音量が不所望に変化してノイズが発生する虞れがある。以下では、この問題について説明する。なお、アナログ減衰器7の出力以降は、両減衰器5・7で共通であるため、アナログ減衰器7の出力の減衰特性が音量可変装置の音量に直接対応する。

【0085】ここでは、まず最初に、アナログ減衰器7に比べてデジタル減衰器5が遅れがちな場合について説明する。デジタル減衰器5は、デジタル演算によって減衰させているために、減衰量を設定してから出力が変化するまでの時間は、極めて短い。また、アナログ減衰器7へ与える制御信号をDSP3が出力ポート14から出力する時間も極めて短い。

【0086】ところが、デジタル減衰器5の出力は、DAC6を介してアナログ減衰器7へ伝えられているため、DAC6がアナログ値からデジタル値へ変換する際の遅延時間Tdが大きい場合には、デジタル減衰器5がアナログ減衰器7に比べて遅れる虞れがある。

【0087】一般に、DAC6で用いられるDACには、例えば、回路網型など、上記遅延時間Tdが極めて短いDACと、例えば、パルス幅変調型など、遅延時間Tdが比較的長いDACとが存在する。前者のDACを用いた場合には、デジタル減衰器5へ新たな減衰量が設定されてから、アナログ減衰器7の出力へ当該減衰量が反映されるまでの期間は短く、人間の可聴範囲よりも早い時間で切り替わる。したがって、音量の切り替え時において、減衰量が不所望に変化しても、使用者は、音量の変化を認識できない。ところが、後者のDACを用いた場合には、デジタル減衰器5へ新たな減衰量が設定されてからアナログ減衰器7の出力へ反映されるまでの時間が比較的長いので、アナログ減衰器7の減衰量が変化しているにも関わらず、デジタル減衰器5によるゲイン変化がアナログ減衰器7の出力に現れない期間が生ずる虞れがある。この期間が長くなると、人間の可聴範囲に入り、音量を切り替えた瞬間にノイズが発生する可能性がある。

【0088】この場合において、音量の切り替え時におけるアナログ減衰器7の出力は、図5に示すような減衰特性を示す。なお、図中では、音量の切り替えの一例として、音量ボリュームデータが-24dBから-22dBに変化し、再び、-24dBに設定された場合の減衰特性を示している。

【0089】まず、図5に示すt1a以前の状態では、音量ボリュームデータは、-24dBに設定されている。この状態では、減衰量制御部12は、デジタル減衰器5へ0dBの減衰量を設定すると共に、アナログ減衰器7へは、-24dBの減衰量を指示している。

【0090】この状態において、外部コントローラ11が、-22dBを示す音量ボリュームデータを減衰量制御部12へ新たに指定すると、図3に示す第1シフトレジスタ23は、これに基づいてデジタル減衰量値を算出

し、デジタル減衰器5へ指示する。この場合、デジタル減衰器5の減衰量は、 $-10\text{ dB}$ に設定される。また、第2シフトレジスタ24は、新たなアナログ減衰量値を算出し、ビット反転部25および出力ポートレジスタ26を介し、出力ポート14へ新たな制御信号を出力する。以上の各動作は、新たな音量ボリュームデータの設定と略同時に行われる。

【0091】アナログ減衰器7は、制御線13を介し、上記制御信号を受け取って、新たな減衰量( $-12\text{ dB}$ )で音声信号を減衰させる(図5に示す時間 $t1a$ の時点)。この時点では、アナログ減衰器7の減衰量は、 $-12\text{ dB}$ に設定されているにも関わらず、デジタル減衰器5の減衰量の変化は、DAC6の遅延時間 $Td$ により、アナログ減衰器7の出力へ反映されていない。したがって、アナログ減衰器7の出力は、 $-12\text{ dB}$ となる。 $-24\text{ dB}$ から $-12\text{ dB}$ への変化量は、 $12\text{ dB}$ であり、所望の減衰量( $-22\text{ dB}$ )への変化量 $2\text{ dB}$ に比べて極めて大きい。また、不所望に得られた減衰量( $-12\text{ dB}$ )は、所望の減衰量( $-22\text{ dB}$ )に比べて極めて小さい。この結果、音量可変装置の音量は、急激に変化し、不所望に大きくなる。

【0092】続いて、時間が経過して、デジタル減衰器5に設定した $-10\text{ dB}$ のデジタルデータがDAC6を介してアナログ減衰器7を通過すると、 $t2a$ の時点において、アナログ減衰器7の出力は、所望の $-22\text{ dB}$ に安定する。

【0093】さらに、上記外部コントローラ11が最初と同じ $-24\text{ dB}$ の減衰量を新たな音量ボリュームデータとして指示すると、 $-24\text{ dB}$ から $-22\text{ dB}$ の場合と略同様に、 $t3a$ の時点において、まず、アナログ減衰器7の減衰量が $-12\text{ dB}$ から $-24\text{ dB}$ に変化し、アナログ減衰器7の出力は、 $-34\text{ dB}$ となる。そして、 $t4a$ の時点で、デジタル減衰器5によるゲインの変化が、アナログ減衰器7の出力へ現れ、正規の減衰量 $-24\text{ dB}$ が得られる。

【0094】このように、 $t1a$ から $t2a$ までの期間、および $t3a$ から $t4a$ までの期間では、音量可変装置の音量が急激に変化し、図1に示すスピーカ9からノイズとして再生される。

【0095】この現象は、アナログ減衰器7の減衰量が切り替わる時の音量設定時にのみ発生する。これを防止するためには、 $t1a$ から $t2a$ までの期間、および $t3a$ から $t4a$ までの期間を短縮し、人間の可聴範囲外の短い期間で音量を切り替えるようにすればよい。

【0096】そこで、図3に示す減衰量制御部12に代えて、図6に示す減衰量制御部12aを用いて、DAC6の遅延に起因するノイズの発生を防止している。本実施形態に係る減衰量制御部12aは、上記減衰量制御部12の構成に加えて、第2シフトレジスタ24の出力を所定の時間 $T2$ だけ遅延させて、ビット反転部25へ伝

える第2遅延メモリ(第2遅延手段)28を備えている。上記遅延時間 $T2$ は、図5に示す $t1a$ から $t2a$ までの時間、あるいは、 $t3a$ から $t4a$ までの時間など、DSP3からDAC6の出力までの時間に応じて設定される。

【0097】これにより、図5に示す $t1a$ および $t3a$ 、上記 $T2$ だけ遅くなる。なお、デジタル減衰器5へ設定する減衰量は、遅延していないので、 $t2a$ および $t4a$ は変化しない。この結果、デジタル減衰器5の減衰量の変化による音量変化と、アナログ減衰器7による音量変化とが略同時に起こる。

【0098】以上のように、上記減衰量制御部12aは、アナログ減衰器7へ減衰量を設定するタイミングを遅らせる第2遅延メモリ28を備えている。したがって、アナログ減衰器7の減衰量の変化を、DAC6の変換時間に合わせて遅らせることができ、人間の可聴範囲よりも速い時間で音量可変装置の音量を切り替えることができる。この結果、図5に示すような、DAC6の遅延時間などに起因する音量切り替え時の不所望な音量変化(ノイズ)の発生を防止できる。

【0099】なお、本実施形態に係る減衰量制御部12aでは、第2シフトレジスタ24とビット反転部25との間に、第2遅延メモリ28を介在させて、アナログ減衰器7へ減衰量を設定するタイミングを遅延させているが、これに限るものではない。例えば、ビット反転部25と出力ポートレジスタ26の間に上記第2遅延メモリ28を設けてもよいし、出力ポート14とアナログ減衰器7との間に何らかの遅延回路を設けてもよい。アナログ減衰器7へ設定するタイミングを遅延できるものであれば、本実施形態と略同様の効果を得ることができる。ただし、DSP3の外部に上記遅延回路を設けると部品点数が増加するので、上記遅延回路は、DSP3内に設けることが望まれる。

【0100】ところで、図2に示すアナログ減衰器7では、制御トランジスタT1がオフ状態からオン状態に移行するときに、直流電流が音声信号に混入し、僅かにノイズを発生する。これを防止するために、上記アナログ減衰器7は、減衰部71に代えて、図7に示す減衰部72を備えていてもよい。

【0101】この減衰部72には、上記減衰部71の構成に加え、制御トランジスタT1のベースに一端が接続され、他端が接地されたコンデンサC1および抵抗R3を備えている。また、制御トランジスタT1のベースと制御線13との間に介在する抵抗R4も新たに設けられている。これにより、制御線13にハイ信号が印加された場合、制御トランジスタT1のベース電位は、コンデンサC1などにより徐々に上昇し、制御トランジスタT1をオフ状態からオン状態に徐々に移行させる。急激な直流電流の変化を防止できるので、音声信号へ混入する直流電流を低減し、ノイズの発生を防止できる。

【0102】ところが、アナログ減衰器7において、図7に示す減衰部72を用いた場合、減衰量を設定してから出力が変化するまでの時間は、図2に示す減衰部71を用いた場合に比べて増加する。この結果、図1に示すデジタル減衰器5およびアナログ減衰器7に対して、同時に減衰量を設定した場合、デジタル減衰器5によるゲインの変化の方がアナログ減衰器7によるゲインの変化に比べて早くなる虞れがある。

【0103】デジタル減衰器5によるゲインの変化が、アナログ減衰器7によるゲインの変化に比べて常に早い場合、アナログ減衰器7の出力は、図8に示すように、図6に示す減衰特性とは反対のアナログ信号ゲイン変化の特性となる。なお、 $t1b$ および $t3b$ におけるゲイン変化は、デジタル減衰器5によるゲイン変化であり、 $t2b$ および $t4b$ におけるゲイン変化は、アナログ減衰器7によるゲイン変化である。図8においても、 $t1b$ から $t2b$ までの時間、あるいは、 $t3b$ から $t4b$ までの時間、すなわち、デジタル減衰器5に対するアナログ減衰器7の時間遅れを可能な限り短縮して、人間の可聴範囲よりも速い時間で切り替えることが求められる。

【0104】この場合に対応するためには、図3に示す減衰量制御部12に代えて、図9に示す減衰量制御部12bを用いればよい。本実施形態に係る減衰量制御部12bでは、図3に示す減衰量制御部12の構成に比べて、第1シフトレジスタ23の出力を遅延させる第1遅延メモリ（第1遅延手段）27が加えられている。上記第1遅延メモリ27は、第1シフトレジスタ23とデジタル減衰器5との間に介在し、第1シフトレジスタ23から出力されるデジタル減衰量値を、所定の時間 $T1$ だけ遅延させた後にデジタル減衰器5へ設定する。上記第1遅延メモリ27の遅延時間 $T1$ は、上記デジタル減衰器5に対するアナログ減衰器7の時間遅れが生じない値に設定される。なお、第2シフトレジスタ24の出力は、そのままビット反転部25へ加えられる。

【0105】本実施形態に係る減衰量制御部12bにおいても、上記減衰量制御部12と略同様に、ボリューム用RAM22へ設定された音量ボリュームデータに基づき、第1シフトレジスタ23および第2シフトレジスタ24は、デジタル減衰器5へ設定するデジタル減衰量値およびアナログ減衰器7へ設定するアナログ減衰量値を略同時に算出する。ところが、第1シフトレジスタ23とデジタル減衰器5との間には、第1遅延メモリ27が介在しているので、デジタル減衰器5へは、アナログ減衰器7に比べ、所定の遅延時間 $T1$ だけ遅れて、新たな減衰量が設定される。

【0106】したがって、図8に示す $t1b$ および $t3b$ は、上記 $T1$ だけ遅くなる。なお、アナログ減衰器7へ設定する減衰量は、遅延していないので、 $t2b$ および $t4b$ は変化しない。この結果、デジタル減衰器5に

対するアナログ減衰器7の時間遅れを短縮でき、人間の可聴範囲よりも速い時間で切り替えることができる。

【0107】以上のように、本実施形態に係る減衰量制御部12bは、デジタル減衰器5へ減衰量を設定するタイミングを遅延させる第1遅延メモリ27を備えている。これにより、アナログ減衰器7が図7に示す減衰部72を備えている場合のように、デジタル減衰器5によるゲインの変化がアナログ減衰器7によるゲインの変化に比べて早い場合に生ずるノイズの発生を防止できる。

【0108】なお、本実施形態に係る減衰量制御部12bでは、第1シフトレジスタ23とデジタル減衰器5との間に上記第1遅延メモリ27を介在させて、デジタル減衰器5へ減衰量を設定するタイミングを遅延させているが、これに限るものではない。例えば、第1遅延メモリ27を第1シフトレジスタ23の前段などに設けてもよい。デジタル減衰器5へ設定するタイミングを遅延できるものであれば、本実施形態と略同様の効果を得ることができる。

【0109】また、図7に示す減衰部72が備えるトランジスタ $T1$ は、オン時間よりオフ時間の方が長く掛かる。このように、アナログ減衰器7のオン時間 $T_{on}$ とオフ時間 $T_{off}$ とが互いに異なる場合、DAC6の遅延時間 $T_d$ との組み合わせによっては、両減衰器5・7のいずれが早いかを予め決定できない場合がある。

【0110】例えば、 $T_{on} < T_d < T_{off}$ の場合、アナログ減衰器7の出力は、図10に示すようなアナログ信号ゲイン変化を示す。この図において、例えば、音量を増加させる場合（ $-24\text{ dB}$ から $-22\text{ dB}$ に減少させる場合）には、減衰量が減少するので、アナログ減衰器7は、オン状態からオフ状態へ移行する。したがって、アナログ減衰器7の減衰量は、デジタル減衰器5に比べて遅く変化し、時間 $t1c$ から $t2c$ までのように、不所望にゲインが減少する期間が現れる。一方、音量を減少させる場合（ $-22\text{ dB}$ から $-24\text{ dB}$ に減少させる場合）には、減衰量が増加するので、アナログ減衰器7は、オフ状態からオン状態へ移行する。したがって、アナログ減衰器7の減衰量は、デジタル減衰器5に比べて早く変化し、時間 $t3c$ から $t4c$ までのように、やはり不所望にゲインが減少する期間が現れる。この結果、音量の切り替え時に、やはりノイズが発生する。

【0111】なお、アナログ減衰器7を構成する各減衰部72（図7参照）毎に見ると、オンする減衰部72とオフする減衰部72とがある場合がある。例えば、 $-24\text{ dB}$ から $-22\text{ dB}$ に音量が変化する場合、 $-24\text{ dB}$ の減衰量を持つ減衰部72がオフし、 $-12\text{ dB}$ の減衰部72がオンする。ただし、大きな減衰量を持つ減衰部72の変化が、より小さな減衰量の減衰部72による変化を打ち消すので、後者の影響を無視できる。

【0112】また、この図では、 $T_{on} < T_d < T_{off}$

fの場合について説明したが、DAC6およびアナログ減衰器7の回路構成によっては、例えば、 $T_{off} < T_d < T_{on}$ の場合など、図10の場合と全く逆の場合もある。これらのように、アナログ減衰器7の減衰量増加時と減少時とで、デジタル減衰器5によるゲイン変化とアナログ減衰器7によるゲイン変化との前後関係が異なる場合には、図6に示す減衰量制御部12aあるいは図9に示す減衰量制御部12bのように、デジタル減衰器5側、あるいはアナログ減衰器7側に限定して遅延回路を設けても、両減衰器によるゲイン変化のタイミングズレに起因するノイズの発生を完全に防止できない。

【0113】そこで、図3に示す減衰量制御部12に代えて、図11に示す減衰量制御部12cを用いて上記ノイズの発生を防止する。上記減衰量制御部12cは、図1に示す減衰量制御部12の構成に加えて、第1シフトレジスタ23の出力を遅延させる第1遅延メモリ（第1遅延手段）27、および、第2シフトレジスタ24の出力を遅延させる第2遅延メモリ（第2遅延手段；記憶手段）28が設けられている。両遅延メモリ27および28は、各シフトレジスタ23・24の出力に接続され、受け取ったデジタル値を記憶して、所定の遅延時間が経過した後に出力できる。上記第1遅延メモリ27の遅延時間 $T_1$ は、デジタル減衰器5に比べてアナログ減衰器7が遅れる場合の遅延時間、例えば、図10に示す $t_1$ から $t_2$ までの時間に設定され、第2遅延メモリ28の遅延時間 $T_2$ は、アナログ減衰器7に比べてデジタル減衰器5が遅れる場合の遅延時間、例えば、図10に示す $t_3$ から $t_4$ までの時間に設定される。

【0114】さらに、減衰量制御部12cは、第1シフトレジスタ23および第1遅延メモリ27の出力のうち、一方を選択して、第1シフトレジスタ23の出力を遅延させるか否かを選ぶ第1スイッチ29と、第2シフトレジスタ24の出力するか否かを選択する第2スイッチ30と、両スイッチ29・30を制御する比較器（タイミング制御手段）31とを備えている。

【0115】上記比較器31は、第2シフトレジスタ24が出力するデジタル値と、第2遅延メモリ28が出力するデジタル値とを比較して、新たに設定された音量ボリュームデータが前回設定された音量ボリュームデータより大きいか否かを判定して上記両スイッチ29・30を制御できる。

【0116】比較器31は、例えば、DSP3が所定のプログラムを実行することにより実現される機能モジュールであり、アナログ減衰器7のオン時間 $T_{on}$ およびオフ時間 $T_{off}$ と、DAC6の遅延時間 $T_d$ とに応じて以下のように動作するようにプログラミングされている。

【0117】すなわち、DAC6の遅延時間 $T_d$ が、アナログ減衰器7の減衰量変化に関わらず常に大きい場合（ $T_d > T_{on}$ 、かつ、 $T_d > T_{off}$ の場合）、比較

器31は、第1スイッチ29を第1シフトレジスタ23側に固定し、第2スイッチ30を第2遅延メモリ28側に固定する。これにより、比較器31の比較結果によらず、第1シフトレジスタ23は、第1遅延メモリ27を介さず、遅延しないデジタル減衰量値をしてデジタル減衰器5へ設定すると共に、アナログ減衰器7への制御信号は、第2遅延メモリ28を介して遅延したデータから算出される。アナログ減衰器7による音量変化が遅れるので、デジタル減衰器5による音量変化の時間遅れが打ち消され、略同時にゲインが変化する。これにより、DAC6の遅延時間が常に大きい場合、DAC6の遅延時間に起因する雑音の発生を防止できる。

【0118】また、DAC6の遅延時間 $T_d$ が、アナログ減衰器7の減衰量の変化に関わらず、常に小さい場合（ $T_d < T_{on}$ 、かつ、 $T_d < T_{off}$ の場合）、比較器31は、第1スイッチ29を第1遅延メモリ27側に固定し、第2スイッチ30を第2シフトレジスタ24側に固定する。この結果、前述の場合とは逆に、デジタル減衰器5の変化に対するアナログ減衰器7の時間遅れは、打ち消され、略同時にゲインが変化する。これにより、DAC6の遅延時間が常に小さい場合、アナログ減衰器7の遅延時間に起因する雑音の発生を防止できる。

【0119】一方、アナログ減衰器7の減衰量が増加するか否かによって、デジタル減衰器5による変化とアナログ減衰器7による変化との前後関係が変化する場合、比較器31は、第1スイッチ29および第2スイッチ30を比較結果に応じて制御する。

【0120】例えば、 $T_{on} < T_d < T_{off}$ の場合、音量アップ時（減衰量減少時）において、比較器31は、第1スイッチ29を第1遅延メモリ27側に設定し、第2スイッチ30を第2シフトレジスタ24側に設定する。また、音量ダウン時（減衰量増加時）において、第1スイッチ29は、第1シフトレジスタ23側に切り替えられ、第2スイッチ30は、第2遅延メモリ28側を選択する。この結果、アナログ減衰器7が遅れる音量アップ時には、デジタル減衰器5の減衰量の変化を遅らせると共に、デジタル減衰器5が遅れる音量ダウン時には、アナログ減衰器7の減衰量の変化を遅延させることができ、両減衰器5・7によるゲイン変化を略同時にできる。したがって、DAC6およびアナログ減衰器7の各遅延時間が、 $T_{on} < T_d < T_{off}$ の関係にある場合において、両減衰器5・7によるゲイン変化のタイミングズレに起因した雑音の発生を防止できる。

【0121】また、 $T_{off} < T_d < T_{on}$ の場合は、音量アップ時（減衰量減少時）において、比較器31は、第1スイッチ29を第1シフトレジスタ23側に設定し、第2スイッチ30を第2遅延メモリ28側に設定する。また、音量ダウン時（減衰量増加時）において、第1スイッチ29は、第1遅延メモリ27側に切り替えられ、第2スイッチ30は、第2シフトレジスタ24側

を選択する。したがって、上記の $T_{on} < T_d < T_{off}$ の場合と略同様にして、両減衰器5・7によるゲイン変化のタイミングズレに起因した雑音の発生を防止できる。

【0122】以上のように、本実施形態に係る減衰量制御部12cは、デジタル減衰量値を算出する第1シフトレジスタ23と、第1シフトレジスタ23の出力を一時保管して出力する第1遅延メモリ27と、第1シフトレジスタ23および第1遅延メモリ27の出力のうち、いずれか一方をデジタル減衰器5へ通知する第1スイッチ29とを備えている。

【0123】また、アナログ減衰量値を算出する第2シフトレジスタ24と、この出力を一時保管して出力する第2遅延メモリ28と、第2シフトレジスタ24および第2遅延メモリ28の出力のうち、いずれに基づいた減衰量をアナログ減衰器7へ通知するかを選択する第2スイッチ30とが設けられている。

【0124】さらに、上記減衰量制御部12cは、比較器31を備えており、比較器31は、上記第2シフトレジスタ24の出力と第2遅延メモリ28の出力とを比較して、アナログ減衰器7へ設定される減衰量の変化を判定できる。比較器31は、アナログ減衰器7の減衰量変化に応じて、上記両スイッチ29・30を制御し、デジタル減衰器5へ減衰量を指定するタイミングを遅延させるか、あるいは、アナログ減衰器7へ減衰量を指定するタイミングを遅延させるかを選択する。

【0125】これにより、アナログ減衰器7の減衰量の変化によって、デジタル減衰器5による音量変化とアナログ減衰器7による音量変化との前後関係が変化する場合でも、音量可変装置は、両減衰器5・7による音量を略同時に変化できる。また、アナログ減衰器7の減衰量に関わらず前後関係が変化しない場合でも、音量可変装置は、両減衰器5・7による音量を略同時に変化できる。

【0126】この結果、アナログ減衰器7のオン時間 $T_{on}$ およびオフ時間 $T_{off}$ と、DAC6の遅延時間 $T_d$ の組み合わせが、どのような場合でも、音量変化のズレに起因したノイズの発生を防止できる。なお、減衰量制御部12cの構成を変えることなく上記組み合わせに対応できるので、音量可変装置に用いるDAC6およびアナログ減衰器7の特性に応じて、DSP3の構成を変えることなく、ノイズの発生を低減できる。

【0127】なお、本実施形態に係る比較器31では、第2シフトレジスタ24の出力と、第2遅延メモリ28の出力とを比較すると共に、その大小関係に応じて、アナログ減衰器7のオン/オフを判定しているが、これに限るものではない。他の演算によって、アナログ減衰器7のオン/オフを判定してもよい。アナログ減衰器7へ今回設定する減衰量と前回設定した減衰量とを比較して、アナログ減衰器7のオン/オフを判定し、上記両ス

イッチ29・30を制御できるのであれば、本実施形態と同様の効果が得られる。

【0128】また、本実施形態に係る減衰量制御部12cは、アナログ減衰器7へ減衰量を指定するタイミングを一律に遅延させているが、これに限るものではない。例えば、アナログ減衰器7へ減衰量を指定する際に、図11に示す出力ポート14aないし14cから制御信号を出力するタイミングをそれぞれ独立して遅延させてもよい。これにより、図2に示す減衰部71や図7に示す減衰部72により構成されたアナログ減衰器7において、各減衰部71(72)の遅延時間の相違も削減でき、ノイズをさらに削減できる。ただし、この場合には、比較器31は、アナログ減衰器7の減衰量の変化から各減衰部71(72)のオン/オフを判定する必要があるため、比較器31での演算が複雑になる。

【0129】なお、上記減衰量制御部12cでは、各スイッチ29・30が、各シフトレジスタ23・24の出力と各遅延メモリ27・28の出力との一方を選択することによって、各減衰器5・7へ減衰量を設定するタイミングをそれぞれ遅延させるか否かを制御しているが、これに限るものではない。両減衰器5・7へ減衰量を指定するタイミングを遅延させるか否かをそれぞれ制御できるものであれば、本実施形態と同様の効果が得られる。ただし、本実施形態に係る減衰量制御部12cのように、第2遅延メモリ28を備えることによって、前回のアナログ減衰量値を記憶できるので、前回のアナログ減衰量値を記憶する記憶手段を別に設ける必要がなくなり、減衰量制御部12cの構成を簡単にできる。

【0130】

【発明の効果】請求項1の発明に係る音量可変装置は、以上のように、音量を示す音量設定係数を上記デジタル信号処理装置へ指定する音量指定手段と、デジタル信号処理装置の後段に設けられたデジタルーアナログ変換器が出力するアナログ信号を指定された減衰量で減衰するアナログ減衰器とを備えており、上記デジタル信号処理装置は、出力するデジタル信号の出力レベルを調整するデジタル減衰器と、上記音量指定手段が指定する音量設定係数に基づいて、上記デジタル減衰器およびアナログ減衰器の減衰量を制御する減衰量制御手段とを備えている構成である。

【0131】それゆえ、従来のように、アナログの電子ボリュームのみを用いて減衰量を制御する場合に比べて、配線の複雑さや煩わしさを低減できると共にアナログ減衰器の構成自体を簡略にできる。また、デジタルーアナログ変換器の後段にはアナログ減衰器が設けられており、従来のデジタル減衰器のみを備えた音量可変装置に比べて、無信号時の雑音を低減できる。この結果、部品数が少なく、かつ、高品質な音量可変装置を実現できるという効果を奏する。

【0132】請求項2の発明に係る音量可変装置は、以



上のように、請求項1の発明の構成において、上記減衰量制御手段は、上記アナログ減衰器の減衰量を制御して当該アナログ減衰器に音量を主調整させると共に、上記デジタル減衰器の減衰量を制御して当該デジタル減衰器に音量を微調整させる構成である。

【0133】それゆえ、アナログ減衰器が設定可能な広い範囲において、デジタル減衰器が設定可能な細かい減衰量で音量可変装置の音量を調整できる。この結果、音量可変装置のS/Nをさらに向上できるという効果を奏する。

【0134】請求項3の発明に係る音量可変装置は、以上のように、請求項2の発明の構成において、上記アナログ減衰器は、互いに異なる減衰特性を持ち、オン/オフが独立して制御可能な3つの減衰部を備えていると共に、上記減衰量制御手段は、上記各減衰部のオン/オフを制御してアナログ減衰器の減衰量を調整する構成である。

【0135】それゆえ、音量可変装置出力のS/N比を十分に確保すると共に、制御線の数削減できると共にアナログ減衰器の構成を簡略にできる。この結果、音量可変装置において、品質向上と部品点数の削減との双方を満足できるという効果を奏する。

【0136】請求項4の発明に係る音量可変装置は、以上のように、請求項1、2、または3の発明の構成において、上記減衰量制御手段は、上記デジタル減衰器へ減衰量を指定するタイミングを上記アナログ減衰器へ減衰量を指定するタイミングより遅延させる第1遅延手段を備えている構成である。

【0137】それゆえ、アナログ減衰器の減衰量を指示してから音量が変化するまでの時間が、デジタル減衰器に比べて長い場合に、両減衰器は、音量可変装置の出力において、音量を同時に変更できる。この結果、両減衰器による音量変化のズレに起因したノイズを低減でき、音量可変装置の品質をさらに向上できるという効果を奏する。

【0138】請求項5の発明に係る音量可変装置は、以上のように、請求項1、2、または3の発明の構成において、上記減衰量制御手段は、上記アナログ減衰器へ減衰量を指定するタイミングを上記デジタル減衰器へ減衰量を指定するタイミングより遅延させる第2遅延手段を備えている構成である。

【0139】それゆえ、デジタル減衰器の減衰量を指示してから音量が変化するまでの時間が、アナログ減衰器に比べて長い場合に、両減衰器は、音量可変装置の出力において、音量を同時に変更できる。この結果、両減衰器による音量変化のズレに起因したノイズを低減でき、音量可変装置の品質をさらに向上できるという効果を奏する。

【0140】請求項6の発明に係る音量可変装置は、以上のように、請求項1、2、または3の発明の構成にお

いて、上記減衰量制御手段は、上記デジタル減衰器へ減衰量を指定するタイミングを指示に応じて遅延できる第1遅延手段と、上記アナログ減衰器へ減衰量を指定するタイミングを指示に応じて遅延できる第2遅延手段と、上記アナログ減衰器へ設定した減衰量を示すアナログ減衰量値を記憶する記憶手段と、上記記憶手段が記憶したアナログ減衰量値と、新たに指定された上記音量設定係数に基づくアナログ減衰量値とを比較して、上記第1および第2遅延手段が遅延するか否かをそれぞれ制御するタイミング制御手段とを備えている構成である。

【0141】それゆえ、アナログ減衰器による音量変化とデジタル減衰器による音量変化とのいずれが遅いかが、アナログ減衰器の減衰量の増減に応じて変わる場合に、両減衰器は、音量可変装置の出力において、音量を同時に変更できる。この結果、両減衰器による音量変化のズレに起因したノイズを軽減でき、音量可変装置の品質をさらに向上できるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施形態を示すものであり、音量可変装置の要部構成を示すブロック図である。

【図2】上記音量可変装置において、アナログ減衰器を示す回路図である。

【図3】上記音量可変装置において、減衰量制御部の要部構成を示すブロック図である。

【図4】上記減衰量制御部の第1シフトレジスタおよび第2シフトレジスタの動作を示す説明図である。

【図5】上記音量可変装置のデジタル減衰器によるゲインの変化がアナログ減衰器によるゲイン変化より早い場合において、音量切り換え時のアナログ減衰器出力のゲイン変化特性を示すグラフである。

【図6】他の実施形態を示すものであり、音量可変装置の減衰量制御部を示すブロック図である。

【図7】上記音量可変装置の一変形例を示すものであり、アナログ減衰器を示す回路図である。

【図8】上記音量可変装置のデジタル減衰器によるゲインの変化がアナログ減衰器によるゲイン変化より遅い場合において、音量切り換え時のアナログ減衰器出力のゲイン変化特性を示すグラフである。

【図9】さらに他の実施形態を示すものであり、音量可変装置の減衰量制御部を示すブロック図である。

【図10】上記音量可変装置のデジタル減衰器によるゲインの変化とアナログ減衰器によるゲイン変化との前後関係がアナログ減衰器の減衰量を増加時と減少時によって異なる場合において、音量切り換え時のアナログ減衰器出力のゲイン変化特性を示すグラフである。

【図11】また別の実施形態を示すものであり、音量可変装置の減衰量制御部を示すブロック図である。

【図12】従来例を示すものであり、アナログの電子ボリュームを用いた音量可変装置を示すブロック図である。



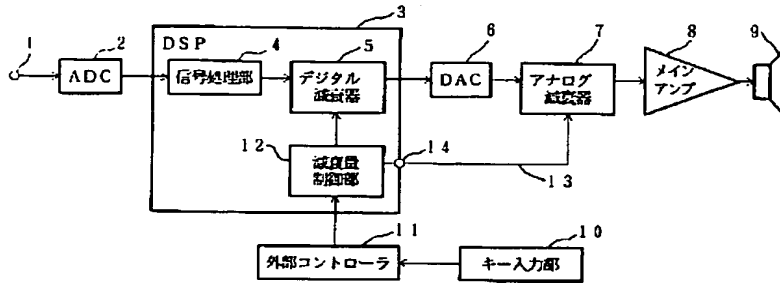
【図13】他の従来例を示すものであり、デジタル減衰器のみを用いた音量可変装置を示すブロック図である。

【符号の説明】

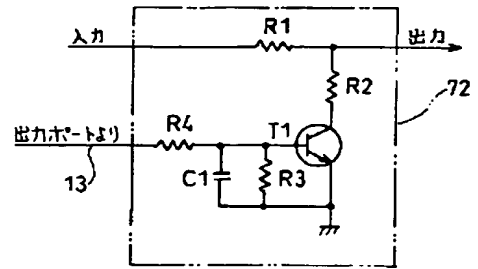
- 3 デジタル信号処理装置 (DSP)  
5 デジタル減衰器  
6 デジタル-アナログ変換器 (DAC)  
7 アナログ減衰器

- 11 外部コントローラ (音量指定手段)  
12 減衰量制御部 (減衰量制御手段)  
27 第1遅延メモリ (第1遅延手段)  
28 第2遅延メモリ (第2遅延手段; 記憶手段)  
31 比較器 (タイミング制御手段)  
71 減衰部  
72 減衰部

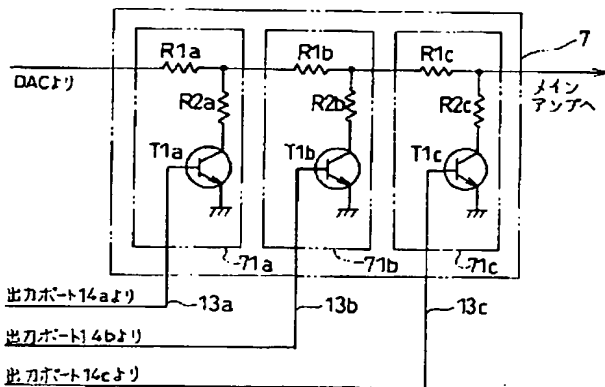
【図1】



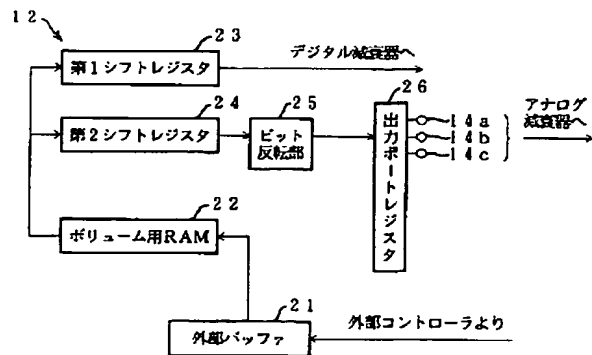
【図7】



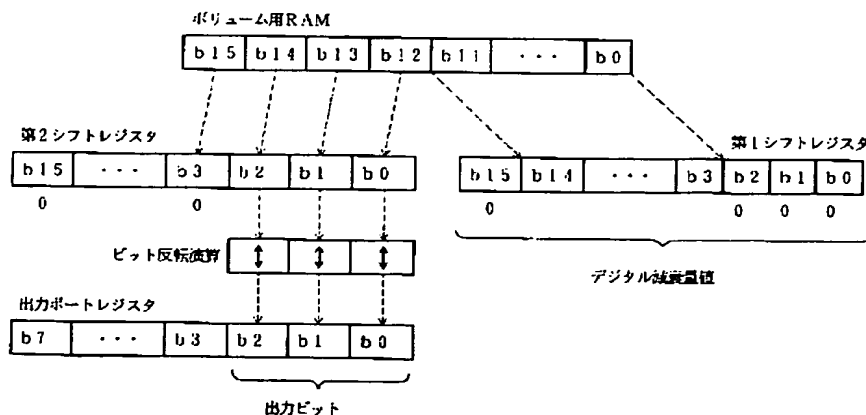
【図2】



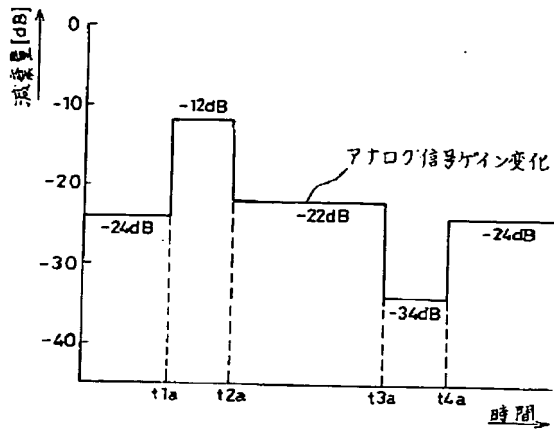
【図3】



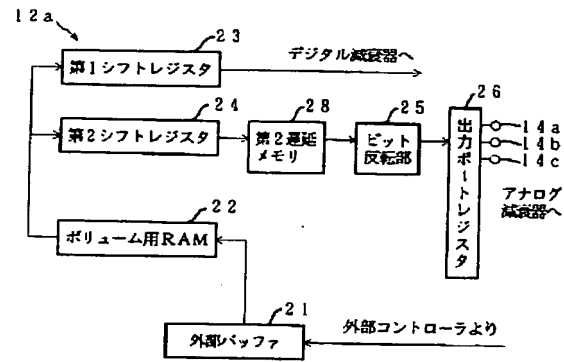
【図4】



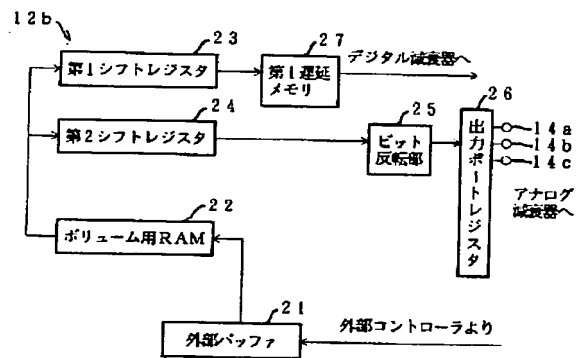
【図5】



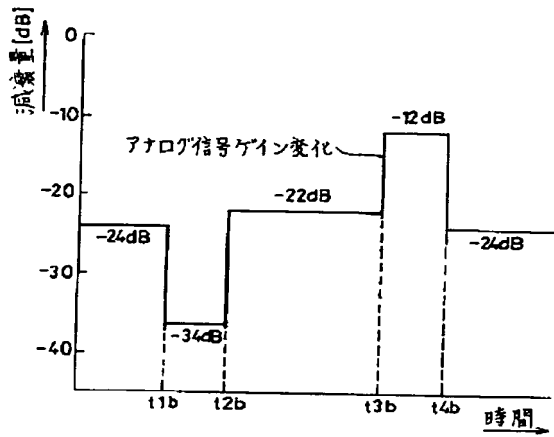
【図6】



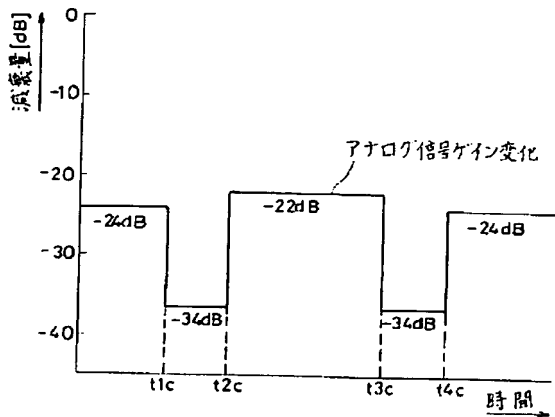
【図9】



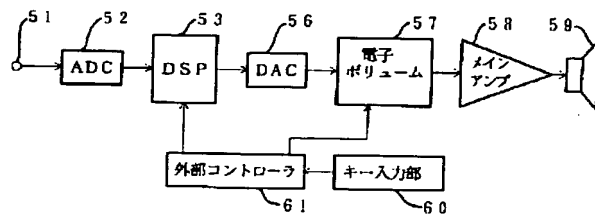
【図8】



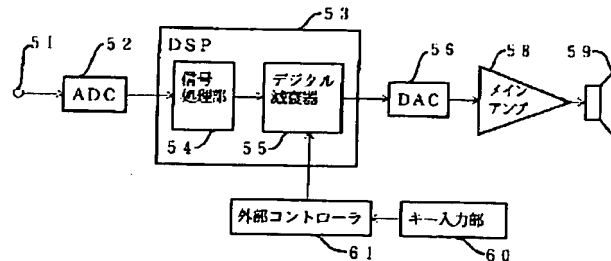
【図10】



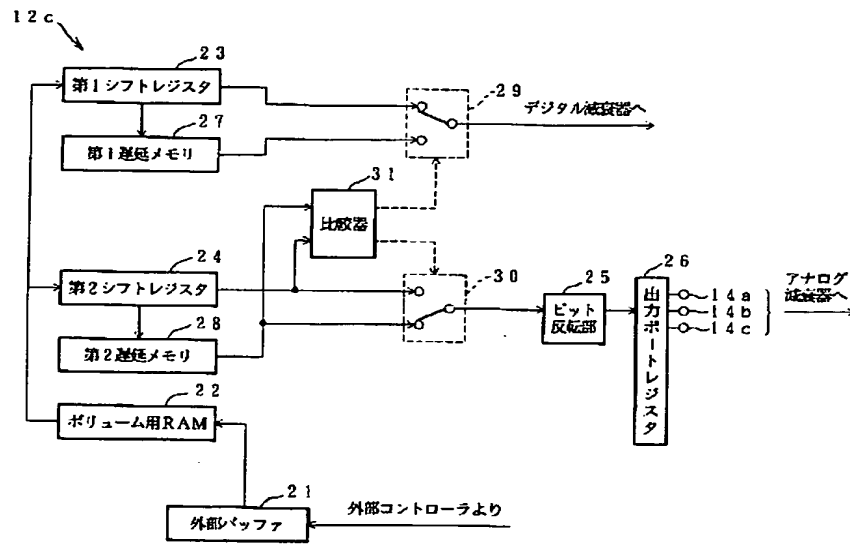
【図12】



【図13】



【図11】



**This Page Blank (uspto)**